

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

## KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020017795 A  
(43)Date of publication of application: 07.03.2002

(21)Application number: 1020000051309  
(22)Date of filing: 31.08.2000

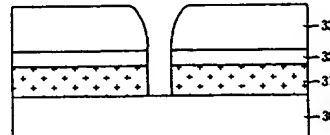
(71)Applicant: HYNIX SEMICONDUCTOR INC.  
(72)Inventor: HONG, MIN JONG  
KIM, HAK JUN  
PARK, JONG UN

(51)Int. Cl. H01L 21/027

## (54) METHOD FOR FORMING FINE PATTERNS OF SEMICONDUCTOR DEVICE

## (57) Abstract:

PURPOSE: A fine pattern formation method of semiconductor devices is provided to easily achieve exact and vertical fine patterns by restraining a generation of an overhang profile of photoresist patterns in RFP(Resist Flow Process).



CONSTITUTION: After forming an interlayer dielectric (31) on a semiconductor substrate(30), a first photoresist(32) is coated on the interlayer dielectric (31). A second photoresist(33) is coated on the first photoresist(32). At this time, the glass transition temperature of the second photoresist(33) is relatively high compared to the first photoresist(32). After forming a photoresist pattern by exposing and developing, the photoresist pattern is flowed by annealing. The interlayer dielectric(31) is then etched by using the photoresist pattern as a mask.

&copy; KIPO 2002

Legal Status

Final disposal of an application (application)

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> H01L 21/027	(11) 공개번호 (43) 공개일자	특2002-001 7795 2002년03월07일
(21) 출원번호	10-2000-0051309	
(22) 출원일자	2000년08월31일	
(71) 출원인	주식회사 하이닉스반도체	박종섭
(72) 발명자	경기 이천시 부발읍 아미리 산136-1 홍민중 서울특별시강남구일원동622-12번지101호 김학준 경기도이천시부발읍용암리이화아파트201-803 박종운 경기도여주군가남면신해리620-17동남아파트102-911	
(74) 대리인	특허법인 신성	

실사청구 : 없음

(54) 반도체 소자의 미세 패턴 형성방법

요약

본 발명은 반도체 제조 기술에 관한 것으로, 특히 반도체 소자 제조 공정 중 리소그래피 공정에 관한 것이다. 본 발명은 레지스트 플로우 공정시 포토레지스트 패턴에 오버행 프로파일이 유발되는 것을 방지할 수 있는 반도체 소자의 미세 패턴 형성방법을 제공하는데 그 목적이 있다. 본 발명의 특징적인 반도체 소자의 미세 패턴 형성방법은, 소정의 식각 대상층 상에 제1 포토레지스트를 도포하는 제1 단계; 상기 제1 포토레지스트 상에 상기 제1 포토레지스트에 비해 유리전이 온도가 높은 제2 포토레지스트를 도포하는 제2 단계; 상기 제1 및 제2 포토레지스트에 대해 노광 및 현상 공정을 실시하여 포토레지스트 패턴을 형성하는 제3 단계; 열처리를 실시하여 상기 포토레지스트 패턴을 플로우 시키는 제4 단계; 및 상기 포토레지스트 패턴을 식각 마스크로 사용하여 상기 식각 대상층을 식각하는 제5 단계를 포함하여 이루어진다.

도표도

도3a

색인어

레지스트 플로우 공정, 미세 패턴, 해상 한계, 오버행 프로파일, 버티컬 프로파일

명세서

도면의 간단한 설명

도 1a 내지 도 1c는 종래의 RFP 공정을 이용한 콘택홀 형성 공정도.  
도 2는 200nm의 콘택 패턴을 종래의 RFP 공정을 이용하여 약 125nm의 콘택 패턴으로 축소시킨 경우의 콘택 단면 SEM 사진.  
도 3a 내지 도 3c는 본 발명의 일 실시예에 따른 RFP 공정을 이용한 콘택홀 형성 공정도.  
도 4는 본 발명의 RFP 공정을 이용하여 형성된 콘택 단면 SEM 사진.

\* 도면의 주요 부분에 대한 부호의 설명

30 : 기판

31 : 층간절연막

32 : 제1 포토레지스트

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 제조 기술에 관한 것으로, 특히 반도체 소자 제조 공정 중 리소그래피 공정에 관한 것이다.

반도체 소자의 집적도가 증가함에 따라 디자인 룰의 축소가 가속되고 있다. 이러한 디자인 룰의 축소는 리소그래피 공정의 발전 즉, 포토레지스트의 개발, 새로운 노광원의 개발, 노광 장비의 개발 등에 따른 것이다.

현재 상용화 단계에 있는 KrF 노광 장비의 해상 한계는 0.16 $\mu$ m 정도이며, 차세대 초고집적 반도체의 경우 더욱 더 미세한 패턴을 요구하고 있어 디자인 룰의 축소에 대한 압력이 증대되고 있다.

이러한 요구에 부응하여 노광 장비의 교체 없이 해상 한계 이하의 미세 패턴을 형성하기 위한 기술로 레지스트 플로우 공정(resist flow process, RFP)이 개발되었다. RFP 공정은 노광 및 현상 공정을 통해 이미 형성된 포토레지스트 패턴을 포토레지스트의 유리전이 온도 이상의 온도에서 일정 시간동안 가열하여 포토레지스트를 플로우를 유발함으로써 패턴의 크기를 줄이는 공정이다. 이러한 RFP 공정을 통해 KrF 노광 장비를 사용하여 0.16 $\mu$ m 이하의 미세 패턴을 형성할 수 있게 되었다.

첨부된 도면 도 1a 내지 도 1c는 종래의 RFP 공정을 이용한 콘택홀 형성 공정을 도시한 것이다.

종래의 RFP 공정을 이용한 콘택홀 형성 공정은 우선, 도 1a에 도시된 바와 같이 소정의 하부 공정을 마친 기판(10) 상에 층간절연막(11)을 형성하고, 그 상부에 포토레지스트를 도포한 다음, 노광 및 현상 공정을 통해 포토레지스트 패턴(12)을 형성한다.

다음으로, 도 1b에 도시된 바와 같이 포토레지스트의 유리전이 온도 이상의 온도로 일정 시간동안 열처리를 실시하여 포토레지스트 패턴(12)을 플로우 시킨다.

이어서, 도 1c에 도시된 바와 같이 포토레지스트 패턴(12)을 식각 마스크로 사용하여 층간절연막(11)을 건식 식각함으로써 콘택홀을 형성한다.

상기와 같은 종래의 RFP 공정을 이용한 콘택홀 형성 공정은 RFP 공정을 실시함에 있어서 어느 한계 이상의 온도와 시간을 초과하면 포토레지스트 패턴(12)이 과도한 플로우가 유발되고, 또한 포토레지스트와 하부층인 층간절연막(11)의 흡착성 때문에 상기 도 1b에 도시된 바와 같이 포토레지스트 패턴(12)의 오버행(overhang)(A)을 유발하게 된다. 이와 같은 포토레지스트 패턴(12)의 오버행(A)은 결과적으로 식각 시에 버티컬한 콘택 프로파일을 얻을 수 없도록 하는 문제점을 유발하게 된다.

첨부된 도면 도 2는 200nm의 콘택 패턴을 종래의 RFP 공정을 이용하여 약 125nm의 콘택 패턴으로 축소시킨 경우의 콘택 단면 SEM 사진으로, 132 $^{\circ}$ C 온도에서 90초 동안 가열한 결과 도시된 바와 같이 포토레지스트 패턴에 오버행 프로파일이 유발됨을 확인할 수 있었다.

상기와 같은 문제점은 비단 콘택홀 형성시에만 나타나는 것이 아니라, 다른 패턴 형성 공정시에도 나타날 수 있다.

#### 발명이 이루고자 하는 기술적 과제

상기와 같은 종래기술의 문제점을 해결하기 위하여 제안된 본 발명은, 레지스트 플로우 공정시 포토레지스트 패턴에 오버행 프로파일이 유발되는 것을 방지할 수 있는 반도체 소자의 미세 패턴 형성방법을 제공 하는데 그 목적이 있다.

### 발명의 구성 및 작용

상기의 기술적 과제를 달성하기 위한 본 발명의 특징적인 반도체 소자의 미세 패턴 형성방법은, 소정의 식각 대상층 상에 제1 포토레지스트를 도포하는 제1 단계; 상기 제1 포토레지스트 상에 상기 제1 포토레지스트에 비해 유리전이 온도가 높은 제2 포토레지스트를 도포하는 제2 단계; 상기 제1 및 제2 포토레지스트에 대해 노광 및 현상 공정을 실시하여 포토레지스트 패턴을 형성하는 제3 단계; 열처리를 실시하여 상기 포토레지스트 패턴을 플로우 시키는 제4 단계; 및 상기 포토레지스트 패턴을 식각 마스크로 사용하여 상기 식각 대상층을 식각하는 제5 단계를 포함하여 이루어진다.

바람직하게, 상기 제2 포토레지스트는 상기 제1 포토레지스트에 비해 1~10 $^{\circ}$ C 높은 유리전이 온도를 가진다.

바람직하게, 상기 제2 포토레지스트는 상기 제1 포토레지스트에 비해 5~7배 두꺼운 두께로 도포한다.

바람직하게, 상기 열처리는 상기 제2 포토레지스트의 유리전이 온도보다 1~10 $^{\circ}$ C 높은 온도에서 50~200초 동안 실시한다.

바람직하게, 상기 제1 및 제2 포토레지스트는 각각 폴리비닐 페놀계, 폴리하이드록시 스타일렌계, 폴리노

르보넨계, 폴리 아다만계, 폴리 이미드계, 폴리 아크릴레이트계, 폴리에타 아크릴레이트계 중 어느 하나의 단중합체 또는 공중합체로 이루어진다.

이하, 본 발명이 속한 기술분야에서 통상의 지식을 가진 자가 본 발명을 보다 용이하게 실시할 수 있도록 하기 위하여 본 발명의 바람직한 실시예를 소개하기로 한다.

첨부된 도면 도 3a 내지 도 3c는 본 발명의 일 실시예에 따른 RFP 공정을 이용한 콘택홀 형성 공정을 도시한 것으로, 이하 이를 참조하여 설명한다.

본 실시예에 따르면, 우선, 도 3a에 도시된 바와 같이 소정의 하부 공정을 마친 기판(30) 상에 층간절연막(31)을 형성하고, 그 상부에 포토레지스트를 이중으로 도포한 다음, 노광 및 현상 공정을 통해 포토레지스트 패턴을 형성한다. 이때, 하부에 도포되는 제1 포토레지스트(32)는 상부에 도포되는 제2 포토레지스트(33)에 비해 유리전이 온도( $T_g$ )가 1~10°C 정도 낮은 재료를 사용하는 것이 바람직하며, 제1 포토레지스트(32)에 비해 제2 포토레지스트(33)의 두께가 5~7배 정도 두껍게 도포되도록 하는 것이 바람직하다. 한편, 제1 및 제2 포토레지스트(32, 33)는 폴리비닐 페닐계, 폴리하이드록시 스타일렌계, 폴리노르보넨계, 폴리 아다만계, 폴리 이미드계, 폴리 아크릴레이트계, 폴리에타 아크릴레이트계의 단중합체 또는 공중합체의 레지스트를 선택하여 사용할 수 있으며, 레지스트 내의 중합체 성분을 조절함으로써 레지스트의 유리전이 온도를 조절할 수 있다. 단, 노광 특성이 서로 유사해야 한다.

다음으로, 도 3b에 도시된 바와 같이 제2 포토레지스트(33)의 유리전이 온도 이상의 온도(바람직하게는 1~10°C 높은 온도)로 일정 시간(바람직하게는 50~200초) 동안 기판을 가열하여 포토레지스트 패턴을 플로우 시킨다.

이어서, 도 3c에 도시된 바와 같이 포토레지스트 패턴을 식각 마스크로 사용하여 층간절연막(31)을 건식 식각함으로써 콘택홀을 형성한다.

상기와 같이 하부에 유리전이 온도가 상대적으로 낮은 포토레지스트를 도포하고 그 상부에 유리전이 온도가 상대적으로 높은 포토레지스트를 도포한 다음, 노광 및 현상 공정을 통해 포토레지스트 패턴을 형성한 상태에서 기판을 고온으로 가열하면, 유리전이 온도가 낮은 포토레지스트가 먼저 플로우 되다가 유리전이 온도가 높은 포토레지스트가 플로우 되는 시점에서, 유리전이 온도가 낮은 포토레지스트가 하부층과 유리전이 온도가 높은 포토레지스트의 부착력을 감소시키는 완충 작용을 하기 때문에 포토레지스트 패턴에 오버행 프로파일의 형성이 억제되는 것을 억제하게 된다. 이에 따라 더욱 미세한 패턴을 얻을 수 있으며, 후속 식각시에도 버티컬한 패턴 프로파일을 얻을 수 있다.

첨부된 도면 도 4는 본 발명의 RFP 공정을 이용하여 형성된 콘택 단면 SEM 사진으로, 0.08 $\mu$ m 두께의 유리전이 온도가 낮은 포토레지스트와 0.5 $\mu$ m 두께의 유리전이 온도가 높은 포토레지스트를 사용하여 포토레지스트 패턴을 형성한 후 132°C 온도에서 90초 동안 가열한 후의 상태를 나타내고 있다. 본 발명의 RFP 공정을 통해 200nm의 콘택 패턴을 약 120nm의 콘택 패턴으로 축소시킬 수 있었으며, 그 패턴 프로파일 또한 버티컬한 프로파일을 얻을 수 있었다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

예컨대, 전술한 실시예에서는 RFP 공정을 이용하여 콘택홀을 형성하는 경우를 일례로 들어 설명하였으나, 본 발명은 콘택홀 이외의 다른 미세 패턴을 형성하는 모든 경우에 적용할 수 있다.

#### 발명의 효과

전술한 본 발명은 RFP 공정에 수반되는 포토레지스트의 오버행 프로파일 발생을 억제하여 보다 미세하고 버티컬한 미세 패턴 프로파일을 얻을 수 있으며, 이로 인하여 노광 장비의 해상 한계 이하의 미세 패턴 형성 공정의 신뢰도 및 재현성을 확보할 수 있는 효과가 있다.

#### (5) 청구의 범위

청구항 1. 소정의 식각 대상층 상에 제1 포토레지스트를 도포하는 제1 단계;

상기 제1 포토레지스트 상에 상기 제1 포토레지스트에 비해 유리전이 온도가 높은 제2 포토레지스트를 도포하는 제2 단계;

상기 제1 및 제2 포토레지스트에 대해 노광 및 현상 공정을 실시하여 포토레지스트 패턴을 형성하는 제3 단계;

열처리를 실시하여 상기 포토레지스트 패턴을 플로우 시키는 제4 단계; 및

상기 포토레지스트 패턴을 식각 마스크로 사용하여 상기 식각 대상층을 식각하는 제5 단계

를 포함하여 이루어진 반도체 소자의 미세 패턴 형성방법.

청구항 2. 제1항에 있어서,

상기 제2 포토레지스트는 상기 제1 포토레지스트에 비해 1~10℃ 높은 유리전이 온도를 가지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성방법.

청구항 3. 제2항에 있어서,

상기 제2 포토레지스트는 상기 제1 포토레지스트에 비해 5~7배 두꺼운 두께로 도포하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성방법.

청구항 4. 제2항에 있어서,

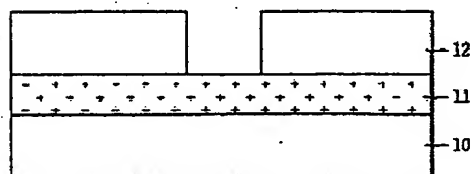
상기 열처리는 상기 제2 포토레지스트의 유리전이 온도보다 1~10℃ 높은 온도에서 50~200초 동안 실시하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성방법.

청구항 5. 제1항 내지 제4항 중 어느 한 항에 있어서,

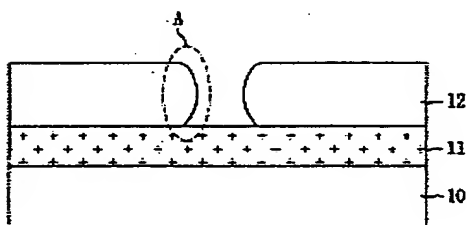
상기 제1 및 제2 포토레지스트는 각각 폴리비닐 페놀계, 폴리하이드록시 스타일렌계, 폴리노르보넨계, 폴리 아다만계, 폴리 이미드계, 폴리 아크릴레이트계, 폴리에타 아크릴레이트계 중 어느 하나의 단중합체 또는 공중합체로 이루어진 것을 특징으로 하는 반도체 소자의 미세 패턴 형성방법.

도면

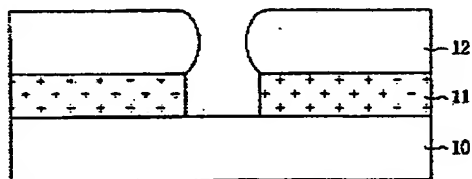
도면 1a



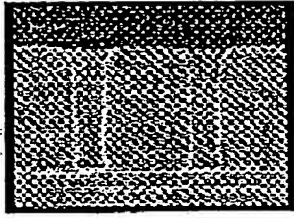
도면 1b



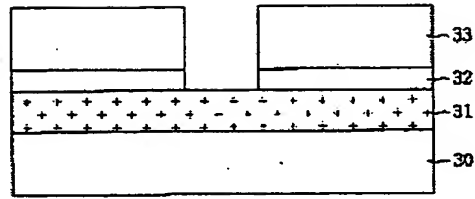
도면 1c



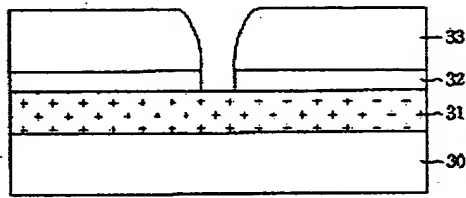
도 12



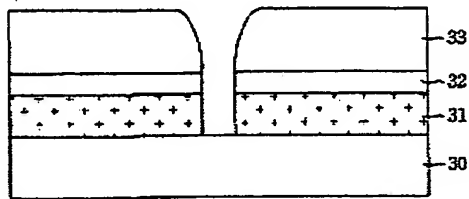
도 13a



도 13b



도 13c



도 24

